

**Family list**

**1** family member for:

**JP2000223279**

Derived from 1 application.

**1 ELECTROLUMINESCENT DISPLAY DEVICE**

Publication info: JP2000223279 A - 2000-08-11

---

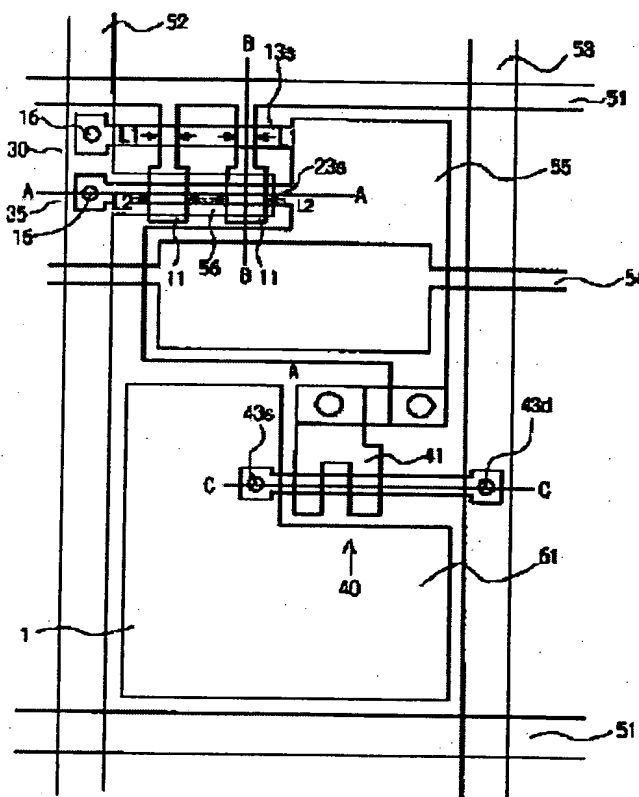
Data supplied from the *esp@cenet* database - Worldwide

**ELECTROLUMINESCENT DISPLAY DEVICE**

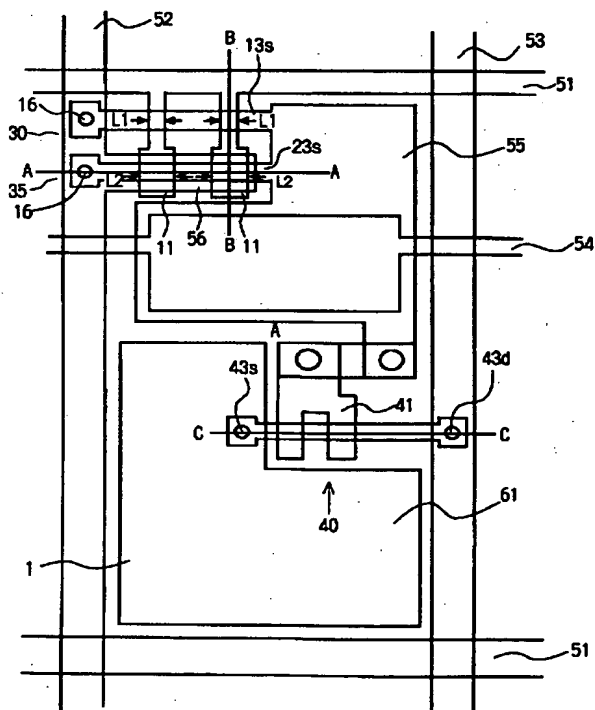
**Patent number:** JP2000223279  
**Publication date:** 2000-08-11  
**Inventor:** FURUMIYA NAOAKI  
**Applicant:** SANYO ELECTRIC CO  
**Classification:**  
- **International:** H05B33/26; G09F9/30  
- **European:**  
**Application number:** JP19990022183 19990129  
**Priority number(s):** JP19990022183 19990129

[Report a data error here](#)**Abstract of JP2000223279**

**PROBLEM TO BE SOLVED:** To restrain the dispersion of luminescent intensity of respective display picture elements of an EL (electroluminescent) display device comprising an EL display element and TFTs (thin film transistors). **SOLUTION:** This organic EL display device is provided with: an organic EL element comprising a positive electrode 61, a negative electrode and a luminescent element layer caught between both the electrodes; a first and second TFTs 30, 35 which are connected in parallel with one another and wherein each drain electrode 16 and each gate electrode 11 are connected to a drain signal line and a gate signal line, respectively; and a third TFT 40 wherein a source 43s, a drain 42d and a gate 41 are connected to the positive electrode 61, a driving power source and the source electrode of the first thin film transistor 30, respectively. In this case, a shading body 56 formed by extending the drain electrode 16 is formed on an inter-layer insulating film on active layers of the first and second TFTs 30, 35.



Data supplied from the *esp@cenet* database - Worldwide



## 【特許請求の範囲】

【請求項1】 陽極と陰極との間に発光層を有するエレクトロルミネッセンス素子と、非単結晶半導体膜からなる能動層のドレインがドレイン信号線に、前記能動層のチャンネル上又はチャンネル下に設けたゲート電極がゲート信号線に、それぞれ接続され互いに並列接続された第1及び第2の薄膜トランジスタと、非単結晶半導体膜からなる能動層のドレインが前記エレクトロルミネッセンス素子の駆動電源に、ゲートが前記第1及び第2の薄膜トランジスタの前記能動層のソースにそれぞれ接続された第3の薄膜トランジスタとを備えており、前記第1、第2及び第3の薄膜トランジスタの上層に前記エレクトロルミネッセンス素子が形成されており、前記第1又は第2の薄膜トランジスタの少なくともチャンネルが遮光されるように該チャンネル上方に遮光体が設けられていることを特徴とするエレクトロルミネッセンス表示装置。

【請求項2】 前記第1の薄膜トランジスタのチャンネル長及び第2の薄膜トランジスタのチャンネル長のうち、前記遮光体が設けられた薄膜トランジスタのチャンネル長のほうが長いことを特徴とする請求項1に記載のエレクトロルミネッセンス表示装置。

【請求項3】 前記遮光体は前記駆動電源に接続された駆動電源線の一部又は前記ドレイン信号線の一部をチャンネル上方に延在させてなることを特徴とする請求項1又は2に記載のエレクトロルミネッセンス表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、基板上にエレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

【0002】

【従来の技術】近年、エレクトロルミネッセンス (Electro Luminescence: 以下、「EL」と称する。) 素子を用いたEL表示装置が、CRTやLCDに代わる表示装置として注目されており、例えば、そのEL素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor: 以下、「TFT」と称する。) を備えたEL表示装置の研究開発も進められている。

【0003】図7に、EL素子及びTFT素子を備えたEL表示装置の一表示画素の平面図を示す。

【0004】同図に示すように、ゲート信号を供給するゲート信号線Gnとドレイン信号を供給するドレイン信号線Dmとが互いに直交しており、両信号線の交差点付近には、有機EL素子160、スイッチング用の第1のTFT130、及び有機EL素子160を駆動する第3のTFT140が設けられている。

【0005】図8に、EL素子及びTFT素子を備えたEL表示装置の等価回路図を示す。

【0006】同図は、第1のTFT130、第3のTFT140及び有機EL素子160からなるEL表示装置

の等価回路図であり、第n行のゲート信号線Gnと第m列のドレイン信号線Dm付近を示している。

【0007】スイッチング用のTFTである第1のTFT130は、ゲート信号線Gnに接続されておりゲート信号が供給されるゲート電極131と、ドレイン信号線Dmに接続されておりドレイン信号が供給されるドレイン電極132と、第2のTFT140のゲート電極141に接続されているソース電極133とからなる。

【0008】有機EL素子駆動用のTFTである第3のTFT140は、第1のTFT130のソース電極133に接続されているゲート電極141と、有機EL素子160の陽極161に接続されたソース電極142と、有機EL素子160に供給される駆動電源150に接続されたドレイン電極143とから成る。

【0009】また、有機EL素子160は、ソース電極142に接続された陽極161と、コモン電極164に接続された陰極162、及びこの陽極161と陰極162との間に挟まれた発光素子層163から成る。

【0010】また、第1のTFT130のソース電極133と第3のTFT140のゲート電極141との間に一方の電極171が接続され他方の電極172が駆動電源線153に接続された保持容量170を備えている。

【0011】ここで、ゲート信号線Gnからのゲート信号がゲート131に印加されると、第1のTFT130がオンになる。そのため、ドレイン信号線Dmからドレイン信号がゲート141に供給され、保持容量170及びゲート電極141のゲート容量に電荷が蓄積される。そしてゲート141に供給された電圧に相当する電流が駆動電源150から有機EL素子160に供給される。それによって有機EL素子160は発光する。

【0012】

【発明が解決しようとする課題】しかしながら、上述の従来のEL表示装置では、有機EL素子160に電流を供給して駆動する第3のTFT140の特性が各表示画素においてばらつきが生じる。例えば、第3のTFT140の能動層が非晶質半導体膜にレーザーを照射して多結晶化した半導体層である場合には、照射するレーザービームが各半導体層のチャンネル部に均一に照射されず、半導体層の結晶のグレインサイズが不均一になってしまいその特性がばらついてしまう。このように第3のTFT140の特性にばらつきがあると、有機EL素子160に供給される電流値にも各表示画素においてばらつきが生じてしまい発光輝度が不均一になってしまうという欠点があった。

【0013】そこで本発明は、上記の従来の欠点に鑑みて為されたものであり、スイッチング用のTFTのリーク電流を制御して、その制御に応じてEL素子駆動用のTFTのゲート電極の電位を制御することにより、各表示画素における輝度のばらつきを抑制して均一な輝度の表示を得ることができるEL表示装置を提供することを

目的とする。

【0014】

【課題を解決するための手段】本発明のEL表示装置は、陽極と陰極との間に発光層を有するEL素子と、非単結晶半導体膜からなる能動層のドレインがドレイン信号線に、前記能動層のチャンネル上又はチャンネル下に設けたゲート電極がゲート信号線に、それぞれ接続され互いに並列接続された第1及び第2の薄膜トランジスタと、非単結晶半導体膜からなる能動層のドレインが前記EL素子の前記駆動電源に、ゲートが前記第1及び第2の薄膜トランジスタの前記能動層のソースにそれぞれ接続された第3の薄膜トランジスタとを備えており、前記第1、第2及び第3の薄膜トランジスタの上層に前記EL素子が形成されており、前記第1又は第2の薄膜トランジスタの少なくともチャンネルが遮光されるように該チャンネル上方に遮光体が設けられているものである。

【0015】また、上述のEL表示装置の前記第1の薄膜トランジスタのチャンネル長及び第2の薄膜トランジスタのチャンネル長のうち、前記遮光体が設けられた薄膜トランジスタのチャンネル長のほうが長いEL表示装置である。

【0016】更に、前記遮光体は前記駆動電源に接続された駆動電源線の一部又は前記ドレイン信号線の一部をチャンネル上方に延在させてなる。

【0017】

【発明の実施の形態】＜第1の実施の形態＞本発明のEL表示装置について以下に説明する。

【0018】図1に本発明の実施の形態である有機EL素子及びTFTを備えたEL表示装置の1つの画素を示す平面図を示し、図2(a)に図1中のA-A線に沿った断面図を示し、図2(b)に図1中のB-B線に沿った断面図を示し、図2(c)に図1中のC-C線に沿った断面図を示す。

【0019】図1に示すように、ゲート信号線51とドレイン信号線52との交点付近にはスイッチング用の第1のTFT30と第2のTFT35とが並列接続するように形成する。またそれらのTFT30、35のソースは後述の保持容量電極線54と容量をなす容量電極55を兼ねるとともに、有機EL駆動用の第3のTFT40のゲート41に接続されている。第3のTFT40のソース電極43sは表示画素1を成す陽極61に接続され、他方のドレイン電極43dは有機EL素子を駆動する駆動電源線53に接続されている。

【0020】また第1及び第2のTFT30、35の付近には、ゲート信号線51と並行に保持容量電極線54が配置されている。この保持容量電極線54はクロム等から成っており、ゲート絶縁膜12を介して第1及び第2のTFTのソース13s、23sと接続された容量電極55との間で電荷を蓄積する保持容量である。この保持容量は、第3のTFT40のゲート電極41に印加さ

れる電圧が第1及び第2のTFT30、35のリーク電流により電圧が減少することを防止し印加された電圧を保持するために設けられている。

【0021】図2に示すように、表示画素1は、ガラスや合成樹脂などから成る基板又は導電性を有する基板あるいは半導体基板等の基板10上に、TFT及び有機EL素子を順に積層形成して成る。ただし、基板10として導電性を有する基板及び半導体基板を用いる場合には、これらの基板10上にSiO<sub>2</sub>やSiNなどの絶縁膜を形成した上にTFTを形成する。

【0022】まず、スイッチング用のTFTである第1のTFT30及び第2のTFT35について説明する。

【0023】図1、図2(a)及び図2(b)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板10上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなるゲート電極11を兼ねたゲート信号線51、有機EL素子の駆動電源であり駆動電源50に接続されゲート信号線51と駆動電源線53を形成する。

【0024】続いて、ゲート絶縁膜12、及びp-Si膜からなる第1のTFTの能動層13及び第2のTFTの能動層23を順に形成する。能動層の材料はいずれのTFTも多結晶シリコン(以下、「p-Si」と称する。)であり、同時に形成する。

【0025】その能動層13、23には、ゲート電極11上方のチャンネル13c、23cと、このチャンネル13c、23cの両側に、チャンネル13c、23c上のストップパ絶縁膜14をマスクにしてイオンドーピングし更にゲート電極11の両側をレジストにてカバーしてイオンドーピングしてゲート電極11の両側に低濃度領域とその外側に高濃度領域のソース13s、23s及びドレイン13d、23dが設けられている。即ち、いわゆるLDD(Lightly Doped Drain)構造である。

【0026】そして、ゲート絶縁膜12、能動層13、23及びストップパ絶縁膜14上の全面に、SiO<sub>2</sub>膜、SiN膜及びBSiO<sub>2</sub>膜の順に積層された層間絶縁膜15を形成し、ドレイン13d、23dに対応して設けたコンタクトホールにAl等の金属を充填してドレイン電極16を形成する。その際、同時にチャンネル13c、23cを覆うように、チャンネル13c上にはドレイン信号線52から延在させたドレイン電極16を更に延在させて設ける。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜17を形成する。そして、その平坦化絶縁膜17のソース13s、23sに対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース13s、23sを延在させた有機ELの陽極61に接続されている。

【0027】ここで、第1及び第2のTFT30、35は、第1及び第2のTFTのうち、一方の第1のTFT30はそのチャンネル23cを覆っておらず、他方の第2

のTFT35は、ドレイン信号線52から能動層と並行な方向に突出したドレイン電極16にて、能動層23のドレイン23d、チャンネル23c及びソース23sを覆う。このとき少なくともチャンネル23cを覆っていればよい。

【0028】また、第1のTFT30のチャンネルの長さL1と第2のTFT35のチャンネル長L2は、遮光した第2のTFT35のチャンネル長L2の方が大きく設定されている。

【0029】次に、有機EL素子の駆動用のTFTである第3のTFT40について説明する。

【0030】図2(c)に示すように、石英ガラス、無アルカリガラス等からなる絶縁性基板10上に、Cr、Moなどの高融点金属からなるゲート電極41を形成する。

【0031】ゲート絶縁膜12、及びp-Si膜からなる能動層43を順に形成する。

【0032】その能動層43には、ゲート電極41上方のチャンネル43cと、このチャンネル43cの両側に、チャンネル43c上のストッパ絶縁膜14をマスクにしてイオンドーピングし更にゲート電極41の両側をレジストにてカバーしてイオンドーピングしてゲート電極41の両側に低濃度領域とその外側に高濃度領域のソース43s及びドレイン43dが設けられている。即ち、第3のTFTはいわゆるLDD構造を有する。

【0033】そして、ゲート絶縁膜12、能動層43及びストッパ絶縁膜14上の全面に、SiO<sub>2</sub>膜、SiN膜及びSiO<sub>2</sub>膜の順に積層された層間絶縁膜15を形成し、ドレイン43dに対応して設けたコンタクトホールにAl等の金属を充填してドレイン電極16を形成する。更に全面に例えば有機樹脂から成り表面を平坦にする平坦化絶縁膜17を形成する。そして、その平坦化絶縁膜17のソース43sに対応した位置にコンタクトホールを形成し、このコンタクトホールを介してソース13sとコンタクトしたITOから成る透明電極61を平坦化絶縁膜17上に形成する。また、ドレイン43dは駆動電源線54に接続されている。

【0034】有機EL素子60は、一般的な構造であり、ITO (Indium Thin Oxide) 等の透明電極から成る陽極61、MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層62、TPD (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) からなる第2ホール輸送層63、キノクリドン (Quinacridone) 誘導体を含むBebq2 (10-ベンゾ[h]キノリノールベリリウム錯体) から成る発光層64及びBebq2から成る電子輸送層からなる発光素子層65、マグネシウム・インジウム合金から成る陰極66がこの順番で積層形成された構造である。

【0035】また有機EL素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で

再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0036】図3に本発明のEL表示装置の等価回路図を示す。

【0037】同図は、第1のTFT30、第2のTFT35、第3のTFT40及び有機EL素子60からなるEL表示装置の等価回路図であり、第n行のゲート信号線Gnと第m列のドレイン信号線Dm付近を示している。

【0038】ゲート信号を供給するゲート信号線Gnとドレイン信号を供給するドレイン信号線Dmとが互いに直交しており、両信号線の交差点付近には、有機EL素子60、及びこの有機EL素子60を駆動するTFT30、35、40が設けられている。

【0039】スイッチング用のTFTである第1及び第2のTFT30、35のゲート31、36はゲート信号線Gnに接続されておりゲート信号が供給され、また両TFT30、35のドレインはドレイン信号線Dmに接続されておりドレイン信号が供給される。第1及び第2のTFTは互いに並列に接続されている。

【0040】また両TFT30、35のソース33は第3のTFT40のゲート41及び保持容量70の一方の電極71に接続されている。

【0041】第3のTFT40のドレインは有機EL駆動用の電源50に接続されており、ソース43は有機EL素子60の陽極61に接続されている。

【0042】有機EL素子60の陰極62は共通電極64に接続されている。また、保持容量電極の他方の電極72は駆動電源線53に接続されている。

【0043】ここで、図3の等価回路図に示す回路の駆動方法について、図4に示す各信号のタイミングチャートに基づいて説明する。図4(a)は第n行の第1のTFT130のゲート電極131に供給される信号VG(n)1の、同(b)はドレイン信号線Dmのドレイン信号VDの、同(c)は第n行の第2のTFT140のゲート電極141に供給される信号VG(n)2のそれぞれのタイミングチャートを示す。

【0044】図4(a)に示すゲート信号線Gnからのゲート信号VG(n)1がゲート31、36に印加されると、第1及び第2のTFT30、35がオンになる。そのため、ドレイン信号線Dmのドレイン信号がドレイン32からソース33に流れ、ドレイン信号線Dmから図4(b)に示すドレイン信号VDが第3のTFT40のゲート41に供給され、ゲート41の電位がドレイン信号線Dmの電位と同電位になる。このときその電圧VDは保持容量70にも蓄積される。そしてゲート41に供給された電流値に相当する電流が駆動電源50から有機EL素子60に供給される。それによって有機EL素子6

0は発光する。

【0045】このように構成された表示画素が基板10上にマトリクス状に配置されることにより、有機EL表示装置が形成される。

【0046】以上のように、第1及び第2のTFT30, 35は、第1及び第2のTFTのうち、一方の第1のTFT30はそのチャンネル23cを覆っておらず、他方の第2のTFT35は、ドレイン信号線52から能動層23のドレイン23d、チャンネル23c及びソース23sを覆うので、第1及び第2のTFTに接続された有機EL素子60によって発光した光が能動層23に到達しなくなるので第2のTFT35はリーク電流が発生することなくスイッチング素子として動作することができる。

【0047】また、第1のTFT30のチャンネルの長L1と第2のTFT35のチャンネル長L2は、遮光した第2のTFT35のチャンネル長L2の方が大きく設定されている。そのため、第2のTFT35の方のリーク電流を低減することができる。

【0048】そこで、第3のTFTの特性が各表示画素においてばらついてある表示画素に大電流が有機EL素子60に流れて発光輝度が大きくなっても、遮光体を備えない第1のTFT30にリーク電流が発生してしまい第3のTFT40のゲートに印加される電圧が低くなり、有機EL素子60の発光輝度を低くすることができる。なお、第2のTFT35はチャンネルを遮光しているのでリーク電流が発生することなくスイッチング用TFTとして動作する。

【0049】即ち、発光した当該表示画素の有機EL素子60の光が第1及び第2のTFTに照射されると、遮光体65を備えていない第1のTFT30のチャンネルに光が照射されてリーク電流が発生すると、第3のTFT40のゲート41に印加される電圧が低くなるので有機EL素子60に供給される駆動電源からの電流値が低くなり発光輝度も小さくなる。

【0050】更に言い換えると、第1のTFT30の光によるリーク電流を発生させて第3のTFT40のゲートに印加される電圧を制御して有機EL素子60発光輝度を制御する。逆に、有機EL素子60の発光輝度が小さい場合には、第1のTFT30のリーク電流は比較的小さいので第3のTFT40のゲートに印加される電圧は強い光が照射された場合に比べて低減することはないので、発光輝度が低くなることはない。

【0051】以上のように、遮光体を備えた第1のTFTと遮光体を備えていない第2のTFTとを並列に接続してスイッチング用のTFTとすることにより、各表示画素における発光輝度のばらつきを制御することができる。

<第2の実施の形態>図5に本発明の第2の実施の形態

の表示画素近傍の平面図を示す。

【0052】同図において、第1の実施の形態と異なる点は、第2のTFT35のチャンネル23cを覆う遮光体が島状に形成されている点である。この遮光体は、ドレイン電極16を形成する際に同時に形成しても良く、あるいは別の工程で形成しても良い。この遮光体の材料としては、アルミニウム(A1)等の金属や樹脂等の遮光できる材料であれば良い。

【0053】なお、第1及び第2のTFT30, 35のチャンネル長L1, L2は、 $L1 < L2$ である。

【0054】本実施の形態においても第1の実施の形態と同様に、各表示画素において発光輝度がばらつくことを防止できるという効果が得られる。

<第3の実施の形態>図6に本発明の第3の実施の形態の表示画素近傍の平面図を示す。

【0055】本実施の形態が他の実施の形態と異なる点は、第2のTFT35のチャンネル23cを駆動電源線53の一部を兼ねた部分で遮光する点である。なお、駆動電源線53との重畳による寄生容量の発生を防ぐため、保持容量電極54と容量を成す半導体層は能動層13, 23のソース側13s, 23sで、両TFTを接続している。

【0056】このような構成においても、他の各実施の形態と同様の効果を得ることができる。

【0057】以上のように、各実施の形態で示したように、本発明によれば、第2のTFTのチャンネルを遮光体で覆うので、電界移動度が高く第1のTFT30のリーク電流を抑制することができる。即ち、図9中の実線で示すように、リーク電流を抑制することができるので電圧保持特性が良いため、従来のように第3のTFTのゲート41の電位が変化することなく、電位を保持することができるとともに、更にLDD構造を備えているので図9中の実線で示すように高いオン電流を得ることができるため、発光すべき電流を低下させることなく安定して有機EL素子に供給することができる。

【0058】また、第2のTFT35はチャンネル長が大きいので、リーク電流を抑制することができる。そのため、安定したスイッチング用のTFTとして動作することができるので、有機EL素子の発光輝度が再現性良く均一にすることができる。

【0059】このように、本発明によれば、上述のような第1及び第2のTFTを備えることにより、各表示画素における発光輝度のばらつきを抑制することができる。

【0060】なお、各実施の形態においては、第1及び第2のTFT30, 35のチャンネル長L1, L2を $L1 < L2$ の関係を満たすようにチャンネル長を設定した場合について説明したが、本発明は第2のTFT40のチャンネル部に遮光体を設けただけでも本願特有の効果を奏するものである。

【0061】また、各実施の形態においては、第1及び第2のTFT 30、40ともに、ゲート電極を能動層13の下に設けたいわゆるボトムゲート型のTFTについて説明したが、ゲート電極が能動層の上にあるいわゆるトップゲート型TFTでも良い。また、能動層としてp-Si膜を用いたが、微結晶シリコン膜又は非晶質シリコンを用いても良い。

【0062】また、各実施の形態においては、ダブルゲート構造及びLDD構造を有するTFTについて説明したが、本発明はそれに限定されるものではなく、シングルゲート及びゲート電極が3つ以上のマルチゲート構造においても適用が可能であり、また、LDD構造を備えない場合にも適用は可能である。更に能動層にオフセット領域を有するいわゆるオフセット構造を有するTFTに適用することも可能であり、同様の効果を得ることができる。LDD構造及びオフセット構造を有さない構造でも適用は可能である。

【0063】更に、各実施の形態においては、EL素子は有機EL素子の場合について説明したが無機EL素子であっても良い。

【0064】

【発明の効果】本発明のEL表示装置は、遮光体を備えた第1のTFTと遮光体を備えていない第2のTFTとを並列に接続してスイッチング用のTFTとすることにより、各表示画素における発光輝度のばらつきを制御することができるEL表示装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示す有機EL表示

装置の平面図である。

【図2】本発明の第1の実施の形態を示す有機EL表示装置の断面図である。

【図3】本発明の第1の実施の形態を示す有機EL表示装置の等価回路図である。

【図4】本発明の第1の実施の形態を示す有機EL表示装置の各信号のタイミングチャートである。

【図5】本発明の第2の実施の形態を示す有機EL表示装置の平面図である。

【図6】本発明の第3の実施の形態を示す有機EL表示装置の平面図である。

【図7】従来のEL表示装置の平面図である。

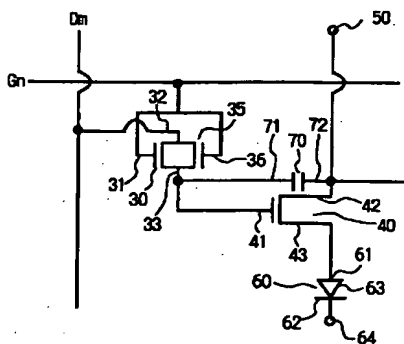
【図8】従来のEL表示装置の等価回路図である。

【図9】従来のEL表示装置に用いるTFTの特性図である。

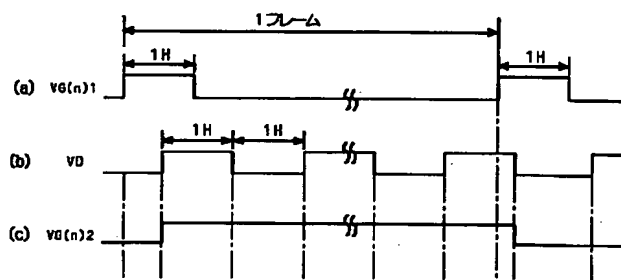
【符号の説明】

1	表示画素
11, 41, 31, 36	ゲート
13s, 13s, 33	ソース
13d, 23d, 32	ドレイン
13c, 23c	チャネル
30	第1のTFT
35	第2のTFT
40	第3のTFT
50	駆動電源
60	有機EL素子
56	遮光体

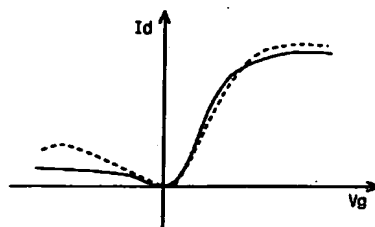
【図3】



【図4】

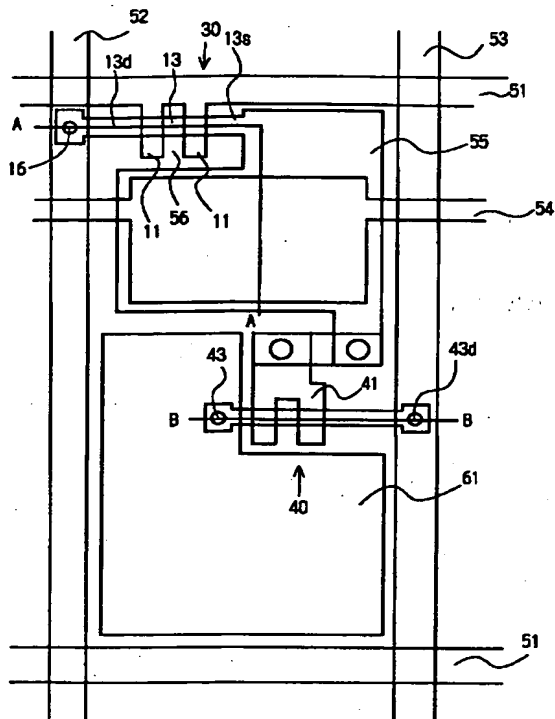


【図9】

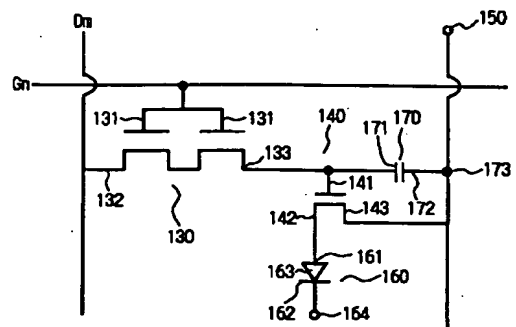




【図7】



【図8】



フロントページの続き

Fターム(参考) 3K007 AB00 BA06 BB07 CA01 CB01  
 CC00 DA01 DB03 EA00 EB00  
 EC03 GA02 GA04  
 5C094 AA03 AA55 BA03 BA27 CA19  
 DA13 DB04 EA04 EA10 EB02  
 FA01 FA02 FB01 FB02 FB03  
 FB12 FB14 GB10